

Винахід належить до імпульсної техніки та може використовуватись для комутації електричних кіл постійного і змінного струмів у приладах автоматики та інформаційно-вимірювальної техніки в тому числі й транспорту.

Існує відомий пристрій (див. Патент України Комутаційний пристрій - оптоелектронний аналог електромагнітного реле Бутенко Володимир Михайлович, Чуб Сергій Григорович, Мойсеєнко Валентин Іванович, Бюл. № 11, 2008 публ. 10.06.2008 № 32964, МПК (2006) Н 03 К 17/60), який містить вхідну, додаткову вхідну, вихідну, спільну шини, шину керування і додаткову шину керування, перший, другий, третій та четвертий ключові МДН-транзистори із вбудованими вихідними захисними діодами, при цьому перший та другий транзистори із затворами збідненого типу та є нормально відчиненими, а третій та четвертий транзистори - нормально зачиненими; перший та другий оптрони, кожен з яких містить пару світлодіод-фотовольтаїчний елемент, першу та другу допоміжні шини керування, які можуть нести сигнали як постійного, так і змінного струмів; перший та другий випрямлячі, при цьому другий випрямляч є вимірювальним; перший та другий згладжуючі фільтри; стабілізатор струму; дільник напруги; монітор живлення; електронний ключ, при цьому витоки першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з першими виводами фотовольтаїчних елементів відповідно першого та другого оптронів; затвори першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з другими виводами фотовольтаїчних елементів відповідно першого та другого оптронів; стоки першого та другого транзисторів з'єднані відповідно з вхідною та вихідною шинами, стоки третього та четвертого транзисторів під'єднані відповідно до додаткової вхідної та вихідної шин, шина керування з'єднана з анодом світлодіода першого оптрона; катод якого з'єднаний з анодом світлодіода другого оптрона, катод якого, в свою чергу, під'єднаний до додаткової шини керування, перша та друга допоміжні шини керування з'єднані, відповідно, з першими та другими входами випрямлячів; виходи першого та другого випрямлячів з'єднані, відповідно, із входами першого та другого згладжуючих фільтрів; вихід першого згладжуючого фільтра з'єднаний із входом стабілізатора струму, вихід якого під'єднаний до шини керування; вихід другого згладжуючого фільтра під'єднаний до входу дільника напруги, вихід якого під'єднаний до входу монітора живлення; вихід монітора живлення під'єднаний до керуючого входу електронного ключа, перший вихід якого з'єднаний з додатковою шиною керування, а другий вихід - зі спільною шиною.

Недоліком цього пристрою є велика кількість елементів, які гальванічно зв'язані з шинами керування, що призводить до надмірного споживання струму від цих шин, а також до зниження надійності пристрою в цілому.

Найбільш близьким до заявленого винаходу є пристрій (див. Патент України Вимірювально-комутаційний пристрій комп'ютерної інженерії транспорту - еквівалент електромагнітного реле Бутенко Володимир Михайлович, Головка Олександра Володимірівна, Курцев Максим Сергійович, Мелешко Василь Васильович, Павленко Євген Петрович, Мойсеєнко Валентин Іванович, Тимофеева Лариса Андріївна, Ушаков Михайло Віталійович, Федченко Ірина Іванівна, Чуб Ірина Миколаївна, Чуб Сергій Григорович, Бюл. № 18, 2019 публ. 25.09.2019 № UA 137013, МПК (2019.01) Н 03 К 17/00), який містить вхідну, додаткову вхідну, вихідну, спільну шини, шину керування і додаткову шину керування, першу та другу допоміжні шини керування, які можуть нести сигнали змінного та постійного струму довільної полярності, перший та другий оптрони, які містять пару світлодіод-фотовольтаїчний елемент, перший, другий, третій та четвертий ключові МДН-транзистори з вбудованими вихідними захисними діодами, перший та другий транзистори з затворами збідненого типу та є нормально відчиненими, а третій та четвертий транзисторів - нормально зачиненими; перший та другий оптрони, кожен з яких містить пару світлодіод-фотовольтаїчний елемент, перший та другий згладжуючі фільтри, перший, другий, третій, четвертий та п'ятий резистори, перший та другий блоки гальванічної розв'язки, блок вводу дискретних сигналів, блок обробки інформації, блок виводу дискретних сигналів та блок живлення; при цьому витоки першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з першими виводами фотовольтаїчних елементів, відповідно, першого та другого оптронів; затвори першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з другими виводами фотовольтаїчних елементів, відповідно, першого та другого оптронів; стоки першого та другого транзисторів з'єднані, відповідно, з вхідною та вихідною шинами, стоки третього та четвертого транзисторів під'єднані, відповідно, до додаткової вхідної та вихідної шин, шина керування з'єднана з анодом світлодіода першого оптрона, перший вивід першого резистора з'єднаний з першою допоміжною шиною керування, другий вивід першого резистора з'єднаний з першим виводом другого резистора та під'єднаний до першого входу першого блока гальванічної розв'язки, другий вивід другого резистора з'єднаний з першим виводом третього резистора та під'єднаний до другого входу першого блока гальванічної розв'язки і першого входу другого блока гальванічної розв'язки, другий вивід третього резистора з'єднаний з другою допоміжною шиною керування та під'єднаний до другого входу другого блока гальванічної розв'язки; виходи першого та другого блоків гальванічної розв'язки під'єднані до входів першого та другого згладжуючих фільтрів, відповідно, виходи яких, у свою чергу під'єднані до першого та другого входів блока вводу дискретних сигналів, відповідно; вихід блока вводу дискретних сигналів з'єднаний із входом блока

обробки інформації, вихід якого, в свою чергу, під'єднаний до входу блока виводу дискретних сигналів; перший та другий виходи блока виводу дискретних сигналів з'єднані з першими виводами четвертого та п'ятого резисторів, відповідно, другі виводи яких під'єднані до шини керування та додаткової шини керування, відповідно; катоди світлодіодів першого та другого оптронів з'єднані з загальною шиною.

Недоліком цього пристрою є неспроможність виконувати функції автоматичного вводу резервного живлення, тобто приймати та обробляти інформацію від двох джерел живлення (основного та резервного), а також відсутність можливості комутувати напругу від необхідного джерела живлення у зовнішні ланцюги.

Ознаками прототипу, які збіжні з суттєвими ознаками винаходу, яка заявляється, є: вхідна, додаткова вхідна, вихідна, спільна шини, шина керування і додаткова шина керування, перша та друга допоміжні шини керування, які можуть нести сигнали змінного та постійного струму довільної полярності, перший та другий оптрони, які містять пару світлодіод-фотовольтаїчний елемент, перший, другий, третій та четвертий ключові МДН-транзистори із вбудованими вихідними захисними діодами, перший та другий транзистори із затворами збідненого типу та є нормально відчиненими, а третій та четвертий транзисторів - нормально зачиненими; перший та другий оптрони, кожен з яких містить пару світлодіод-фотовольтаїчний елемент, перший та другий згладжуючі фільтри, перший, другий, третій, четвертий та п'ятий резистори, перший та другий блоки гальванічної розв'язки, блок вводу дискретних сигналів, блок обробки інформації, блок виводу дискретних сигналів та блок живлення; при цьому витоки першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з першими виводами фотовольтаїчних елементів, відповідно, першого та другого оптронів; затвори першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з другими виводами фотовольтаїчних елементів, відповідно, першого та другого оптронів; стоки першого та другого транзисторів з'єднані, відповідно, з вхідною та вихідною шинами, стоки третього та четвертого транзисторів під'єднані, відповідно, до додаткової вхідної та вихідної шин, шина керування з'єднана з анодом світлодіода першого оптрона, додаткова шина керування з'єднана з анодом світлодіода другого оптрона, перший вивід першого резистора з'єднаний з першою допоміжною шиною керування, другий вивід першого резистора з'єднаний з першим виводом другого резистора та під'єднаний до першого входу першого блока гальванічної розв'язки, другий вивід другого резистора з'єднаний з першим виводом третього резистора та під'єднаний до другого входу першого блока гальванічної розв'язки і першого входу другого блока гальванічної розв'язки, другий вивід третього резистора з'єднаний з другою допоміжною шиною керування та під'єднаний до другого входу другого блока гальванічної розв'язки; виходи першого та другого блоків гальванічної розв'язки під'єднані до входів першого та другого згладжуючих фільтрів, відповідно, виходи яких, у свою чергу, під'єднані до першого та другого входів блока вводу дискретних сигналів, відповідно; вихід блока вводу дискретних сигналів з'єднаний із входом блока обробки інформації, вихід якого, в свою чергу, під'єднаний до входу блока виводу дискретних сигналів; перший та другий виходи блока виводу дискретних сигналів з'єднані з першими виводами четвертого та п'ятого резисторів відповідно, другі виводи яких під'єднані до шини керування та додаткової шини керування, відповідно.

Причинами, які перешкоджають одержанню бажаного результату - спроможності виконувати функції пристрою автоматичного вводу резервного живлення - є відсутність у складі пристрою необхідних складових частин.

В основу винаходу поставлено задачу - надання спроможності виконувати функції пристрою автоматичного вводу резервного живлення шляхом введення до складу пристрою додаткових комутаційних елементів, а також елементів гальванічної розв'язки його блоків від шин керування.

До вимірювально-комутаційного пристрою комп'ютерної інженерії транспорту - еквіваленту електромагнітного реле, який містить вхідну, додаткову вхідну, вихідну, спільну шини, шину керування і додаткову шину керування, першу та другу допоміжні шини керування, які можуть нести сигнали змінного та постійного струму довільної полярності, перший та другий оптрони, які містять пару світлодіод-фотовольтаїчний елемент, перший, другий, третій та четвертий ключові МДН-транзистори з вбудованими вихідними захисними діодами, перший та другий транзистори із затворами збідненого типу та є нормально відчиненими, а третій та четвертий транзисторів - нормально зачиненими; перший та другий згладжуючі фільтри, перший, другий, третій, четвертий та п'ятий резистори, перший та другий блоки гальванічної розв'язки, блок вводу дискретних сигналів, блок обробки інформації, блок виводу дискретних сигналів та блок живлення; при цьому витоки першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з першими виводами фотовольтаїчних елементів, відповідно, першого та другого оптронів; затвори першого та другого, третього та четвертого транзисторів попарно з'єднані між собою та з другими виводами фотовольтаїчних елементів, відповідно, першого та другого оптронів; стоки першого та другого транзисторів з'єднані, відповідно, з вхідною та вихідною шинами, стоки третього та четвертого транзисторів під'єднані, відповідно, до додаткової вхідної та вихідної шин, шина керування з'єднана з анодом світлодіода першого оптрона, додаткова шина керування з'єднана з анодом світлодіода другого оптрона, перший вивід першого резистора з'єднаний з першою допоміжною шиною керування, другий вивід першого

резистора з'єднаний з першим виводом другого резистора та під'єднаний до першого входу першого блока гальванічної розв'язки, другий вивід другого резистора з'єднаний з першим виводом третього резистора та під'єднаний до другого входу першого блока гальванічної розв'язки і першого входу другого блока гальванічної розв'язки, другий вивід третього резистора з'єднаний з другою допоміжною шиною керування та під'єднаний до другого входу другого блока гальванічної розв'язки; виходи першого та другого блоків гальванічної розв'язки під'єднані до входів першого та другого згладжувачів фільтрів, відповідно, виходи яких, у свою чергу, під'єднані до першого та другого входів блока вводу дискретних сигналів, відповідно; вихід блока вводу дискретних сигналів з'єднаний із входом блока обробки інформації, вихід якого, в свою чергу, під'єднаний до входу блока виводу дискретних сигналів; перший та другий виходи блока виводу дискретних сигналів з'єднані з першими виводами четвертого та п'ятого резисторів, відповідно, другі виводи яких під'єднані до шини керування та додаткової шини керування, відповідно, додаються: друга вхідна 36, друга додаткова вхідна 37, друга вихідна 26 шини, третя 30 та четверта 31 допоміжні шини керування, які можуть нести сигнали змінного та постійного струму довільної полярності, третій 25 та четвертий 29 оптрони, кожен з яких містить пару світлодіод-фотovoltaїчний елемент, п'ятий 23, шостий 24, сьомий 27 та восьмий 28 ключові МДН-транзистори із вбудованими вихідними захисними діодами, п'ятий 23 та шостий транзистори 24 із затворами збіденого типу та є нормально відчиненими, а сьомий 27 та восьмий 28 транзистори - нормально зачиненими; третій 25 та четвертий 29 оптрони, кожен з яких містить пару світлодіод-фотovoltaїчний елемент, третій 33 та четвертий 35 згладжувачі фільтри, шостий R6, сьомий R7 та восьмий R8 резистори, третій 32 та четвертий 34 блоки гальванічної розв'язки; при цьому витоки п'ятого 23 та шостого 24, сьомого 27 та восьмого 28 транзисторів попарно з'єднані між собою та з першими виводами фотovoltaїчних елементів, відповідно, третього 25 та четвертого 29 оптронів; затвори п'ятого 23 та шостого 24, сьомого 27 та восьмого 28 транзисторів попарно з'єднані між собою та з другими виводами фотovoltaїчних елементів, відповідно, третього 25 та четвертого 29 оптронів; стоки п'ятого 23 та шостого 24 транзисторів з'єднані, відповідно, з другою вхідною 36 та другою вихідною 26 шинами, стоки сьомого 27 та восьмого 28 транзисторів під'єднані, відповідно, до другої додаткової вхідної 37 та другої вихідної 26 шин, катод світлодіода першого оптрона 3 з'єднаний з анодом світлодіода третього оптрона 25, катод світлодіода другого оптрона 11 з'єднаний з анодом світлодіода четвертого оптрона 29, катоди світлодіодів третього 25 та четвертого 29 оптронів з'єднані з загальною шиною 8, вхідна шина 6 під'єднана до першої допоміжної шини керування 13, додаткова вхідна шина 12 під'єднана до третьої допоміжної шини керування 30, друга вхідна шина 36 під'єднана до другої допоміжної шини керування 14, друга додаткова вхідна шина 37 під'єднана до четвертої допоміжної шини керування 31; перший вивід шостого резистора R6 з'єднаний з третьою допоміжною шиною керування 30, другий вивід шостого R6 резистора R6 з'єднаний з першим виводом сьомого резистора R7 та під'єднаний до першого входу третього блока гальванічної розв'язки 32, другий вивід сьомого резистора R7 з'єднаний з першим виводом восьмого резистора R8 та під'єднаний до другого входу третього блока гальванічної розв'язки і першого входу четвертого блока гальванічної розв'язки 32, другий вивід восьмого резистора R8 з'єднаний з четвертою допоміжною шиною керування 31 та під'єднаний до другого входу четвертого блока гальванічної розв'язки 34; виходи третього 32 та четвертого 34 блоків гальванічної розв'язки під'єднані до входів третього 33 та четвертого 35 згладжувачів фільтрів, відповідно, виходи яких, у свою чергу, під'єднані до третього та четвертого входів блока вводу дискретних сигналів 17, відповідно; перший та другий входи блока живлення 22 під'єднані до першої 13 та другої 14 допоміжних шин керування, відповідно, третій та четвертий входи блока живлення 22 під'єднані до третьої 30 та четвертої 31 допоміжних шин керування, відповідно; виходи блока живлення 22 під'єднані до відповідних ланцюгів живлення блоків пристрою та до загальної шини 8.

Доказом наявності причинно-наслідкового зв'язку між сукупністю суттєвих ознак винаходу та технічним результатом є та обставина, що технічний результат - спроможність повністю виконувати функції автоматичного вводу резервного живлення - може бути досягненим тільки при використанні всієї сукупності суттєвих ознак корисної моделі.

За відсутності у технічному рішенні хоча б однієї суттєвої ознаки технічний результат не досягається.

На кресленні зображена схема пристрою.

Пристрій містить першу 6 та другу 36 вхідні шини, першу 12 та другу 37 додаткові вхідні шини, першу 7 та другу 26 вихідні шини, спільну шину 8, шину керування 4 і додаткову шину керування 5, першу 13, другу 14, третю 30 та четверту 31 допоміжні шини керування, перший 1, другий 2, третій 9, четвертий 10, п'ятий 23, шостий 24, сьомий 27 та восьмий 28 ключові МДН-транзистори з вбудованими вихідними захисними діодами, перший 16, другий 19, третій 33 та четвертий 35 згладжувачі фільтри, резистори R1, R2, R3, R4, R5, R6, R7, R8, блоки гальванічної розв'язки 15, 18, 32 та 34, блок вводу дискретних сигналів 17, блок обробки інформації 20, блок виводу дискретних сигналів 21 та блок живлення 22. Перший 1, другий 2, п'ятий 23 та шостий 24 транзистори із затворами збіденого типу та є нормально відчиненими, а третій 9, четвертий 10, сьомий 27 та

восьмий 28 транзистори - нормально зачиненими; перший 3, другий 11, третій 25 та четвертий 29 оптрони, кожен з яких містить пару світлодіод - фотовольтаїчний елемент, при цьому витоки першого 1 та другого 2, третього 9 та четвертого 10, транзисторів попарно з'єднані між собою та з першими виводами фотовольтаїчних елементів відповідно першого 3 та другого 11 оптронів; витоки п'ятого 23 та шостого 24, сьомого 27 та восьмого 28 транзисторів попарно з'єднані між собою та з першими виводами фотовольтаїчних елементів відповідно третього 25 та четвертого 29 оптронів; затвори першого 1 та другого 2, третього 9 та четвертого 10 транзисторів попарно з'єднані між собою та з другими виводами фотовольтаїчних елементів відповідно першого 3 та другого 11 оптронів; затвори п'ятого 23 та шостого 24, сьомого 27 та восьмого 28 транзисторів попарно з'єднані між собою та з другими виводами фотовольтаїчних елементів відповідно третього 25 та четвертого 29 оптронів; стоки першого 1 та другого 2 транзисторів з'єднані, відповідно, із першою вхідною 6 та першою вихідною 7 шинами, стоки третього 9 та четвертого 10 транзисторів під'єднані, відповідно, до першої додаткової вхідної 12 та першої вихідної 7 шин, стоки п'ятого 23 та шостого 24 транзисторів з'єднані, відповідно, з другою вхідною 36 та другою вихідною 26 шинами, стоки сьомого 27 та восьмого 28 транзисторів під'єднані, відповідно, до другої додаткової вхідної 37 та другої вихідної 26 шин, шина керування 4 з'єднана з анодом світлодіода першого 3 оптрона, анод світлодіода другого 11 оптрона, в свою чергу, під'єднаний до додаткової шини керування 5, катод світлодіода першого оптрона 3 з'єднаний з анодом світлодіода третього оптрона 25; катод світлодіода другого оптрона 11 з'єднаний з анодом світлодіода четвертого оптрона 29, катоди світлодіодів третього 25 та четвертого 29 оптронів з'єднані із загальною шиною 8; перший вивід резистора R1 з'єднаний з першою допоміжною шиною керування 13, другий вивід резистора R1 з'єднаний з першим виводом резистора R1 та під'єднаний до першого (лівого за схемою) входу блока гальванічної розв'язки 15, другий вивід резистора R2 з'єднаний з першим виводом резистора R3 та під'єднаний до другого (правого за схемою) входу блока гальванічної розв'язки 15 і першого (лівого за схемою) входу блока гальванічної розв'язки 18, другий вивід резистора R3 з'єднаний з другою допоміжною шиною керування 14 та під'єднаний до другого (правого за схемою) входу блока гальванічної розв'язки 18; виходи блоків гальванічної розв'язки 15 та 18 під'єднані до входів згладжуючи фільтрів 16 та 19, відповідно, виходи яких, у свою чергу, під'єднані до першого (лівого за схемою) та другого (правого за схемою) входів блока вводу дискретних сигналів 17, відповідно; перший вивід резистора R6 з'єднаний з третьою допоміжною шиною керування 30, другий вивід резистора R6 з'єднаний з першим виводом резистора R7 та під'єднаний до першого (лівого за схемою) входу блока гальванічної розв'язки 32, другий вивід резистора R7 з'єднаний з першим виводом резистора R8 та під'єднаний до другого (правого за схемою) входу блока гальванічної розв'язки 32 і першого (лівого за схемою) входу блока гальванічної розв'язки 34, другий вивід резистора R8 з'єднаний з четвертою допоміжною шиною керування 31 та під'єднаний до другого (правого за схемою) входу блока гальванічної розв'язки 34; виходи блоків гальванічної розв'язки 32 та 34 під'єднані до входів згладжуючих фільтрів 33 та 35, відповідно, виходи яких, у свою чергу, під'єднані до третього та четвертого входів блока вводу дискретних сигналів 17, відповідно; вихід блока вводу дискретних сигналів 17 з'єднаний зі входом блока обробки інформації 20, вихід якого, в свою чергу, під'єднаний до входу блока виводу дискретних сигналів 21; перший (лівий за схемою) та другий (правий за схемою) виходи блока виводу дискретних сигналів 21 з'єднані з першими виводами резисторів R4 та R5, відповідно, другі виходи яких під'єднані до шини керування 4 та додаткової шини керування 5, відповідно. Вхід блока живлення 22 під'єднаний до виводів першої 13, другої 14, третьої 30 та четвертої 31 допоміжних шин керування. Виходи блока живлення 22 (на схемі зазначені умовно) під'єднані до ланцюгів живлення блоків 15, 17, 18, 20, 21, 32, 34 (на схемі умовно не зазначені) і виробляють відповідну напругу (відповідні напруги) живлення цих блоків.

Пристрій працює таким чином.

Напруга від джерела основного живлення подана на першу 13 та другу 14 допоміжні шини керування, напруга від джерела резервного живлення подана на третю 30 та четверту 31 допоміжні шини керування.

Якщо напруга від джерела основного (резервного) живлення є кондиційною, тобто є більшою за мінімально допустиме значення та водночас меншою за максимально допустиме значення - визначається номіналами резисторів R1, R2, R3 (R4, R5, R6), то на виходах блоків 15 та 18 (32 та 34) утворюються відповідні дискретні сигнали, які після фільтрування у блоках 16 та 18, відповідно (у блоках 33 та 35, відповідно) та введення у блок обробки інформації 20 приймаються останнім за норму.

Якщо напруга від джерела основного (резервного) живлення не є кондиційною, тобто є меншою за мінімально допустиме значення або водночас більшою за максимально допустиме значення - визначається номіналами резисторів R1, R2, R3 (R4, R5, R6) - або відсутня зовсім, то на виходах блоків 15 та 18 (32 та 34) утворюються відповідні дискретні сигнали, які після фільтрування у блоках 16 та 18, відповідно (у блоках 33 та 35, відповідно) та введення у блок обробки інформації 20 приймаються останнім за брак.

Якщо напруга від джерела основного живлення є кондиційною, то блок обробки інформації 20 виробляє та видає у блок виводу дискретних сигналів 21 сигнал низької напруги (логічний "нуль") на

додаткову шину керування 5, далі сигнал низької напруги (логічний "нуль") на шину керування 4. У цьому випадку нормально-відкриті транзистори 1, 2, 23 та 24 зостаються відкритими і таким чином виходи 7 та 26 з'єднуються з ланцюгами основного живлення від першої 13 та другої 14 допоміжних шин керування. В свою чергу, транзистори 9, 10, 27 та 28 залишаються закритими і таким чином виходи 7 та 26 від'єднуються від ланцюгів резервного живлення - третьої 30 та четвертої 31 допоміжних шин керування.

Якщо напруга від джерела основного живлення не є кондиційною (або відсутня), а напруга від джерела резервного живлення є кондиційною, то блок обробки інформації 20 виробляє та видає у блок виводу дискретних сигналів 21 сигнал високої напруги (логічну "одиницю") на шину керування 4, та згодом сигнал високої напруги (логічну "одиницю") на шину керування 5. У цьому випадку нормально-відкриті транзистори 1, 2, 23 та 24 закриваються і таким чином виходи 7 та 26 від'єднуються від ланцюгів основного живлення - першої 13 та другої 14 допоміжних шин керування. В свою чергу, транзистори 9, 10, 27 та 28 відкриваються і таким чином виходи 7 та 26 з'єднуються з ланцюгами резервного живлення - третьої 30 та четвертої 31 допоміжних шин керування.

Блоки гальванічної розв'язки 15, 18, 32 та 34 є ідентичними та можуть бути виконані за схемою, яка наведена у кресленні фіг. 2, на основі транзисторних оптронів з входами, спроможними пропускати сигнали змінного струму та/або довільної полярності.

Блок вводу дискретних сигналів 17 є типовим вхідним регістром, який виконує дві функції. Перша функція - компарація, тобто перетворення аналогових сигналів з виходів блоків 16, 19, 33 та 35 до рівня логічних дискретних сигналів. При цьому правило перетворення є наступним: якщо вхідний аналоговий сигнал не перевищує половини напруги живлення вхідного регістру, то на виході цього регістру буде логічний нуль (низький рівень); якщо ж вхідний аналоговий сигнал перевищує половину напруги живлення вхідного регістру, то на виході цього регістру буде логічна одиниця (високий рівень). Друга функція - передача логічних сигналів, що утворилися, з виходу блока 17 на вхід блока обробки інформації 20. Останній є процесором, який переробляє отриману інформацію у відповідності до алгоритму, блок-схема якого наведена на фіг. 3. Залежно від результату роботи цього алгоритму формується певна інформація, яка подається з виходу блока 20 до входу блока виводу дискретних сигналів 21 (вихідного регістру паралельної дії), з виходів якого надходять дискретні вихідні сигнали керування транзисторами 1, 2, 9, 10, 23, 24, 27, 28. Напруга високого рівня цих сигналів керування через резистори R4 та R5 та шини 4 та 5 подаються на аноди світловипромінювачів оптронів 3, 11, 25 та 29. Номінали резисторів R4 та R5 розраховані таким чином, щоб утворити номінальні струми спрацювання для оптронів 3, 11, 25 та 29 від дискретної вихідної напруги високого рівня з блоку 21. Напруга ж низького рівня сигналів керування ніяким чином не впливає на логічний стан транзисторів 1, 2, 9, 10, 23, 24, 27, 28.

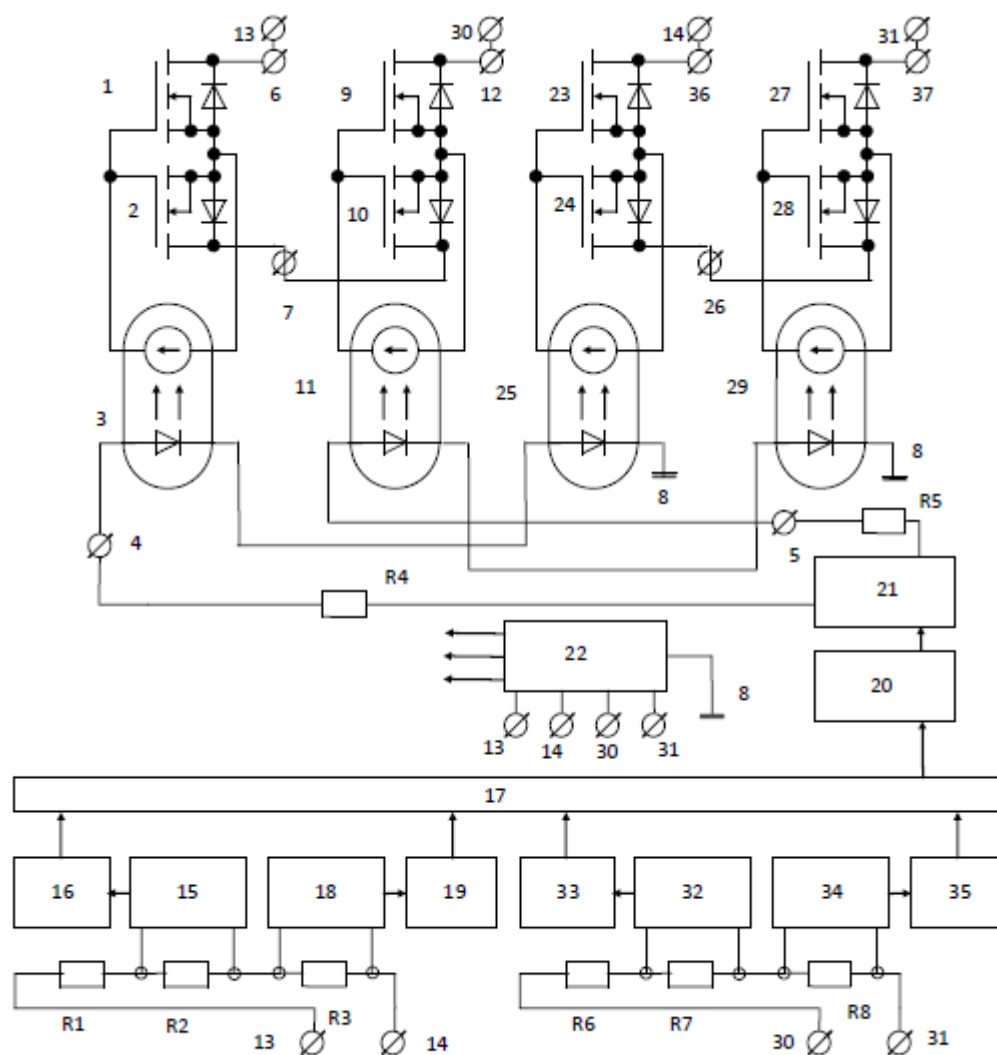
Блок 20 починає роботу, як тільки отримує живлення, з блока "Початок" (блок 1 алгоритму). Далі відбувається безперервний цикл (блоки 2-11 алгоритму). Цей цикл починається з аналізування стану вхідних дискретних сигналів (блок 2 алгоритму). Надалі відбувається аналізування стану основного живлення (блок 3 алгоритму). Якщо стан основного живлення є нормальним (вихід "так" блока 3 алгоритму), то формується і видається сигнал низького рівня на першому (лівому за кресленням) виході блока 21 (блок 4 алгоритму), надалі - сигнал низького рівня на другому (правому за кресленням) виході блока 21 (блок 5 алгоритму) з подальшим переходом до витримки часу для безперервного циклу (блок 11 алгоритму) та повернення до блока 2 алгоритму після завершення витримки часу.

Якщо живлення основного каналу не є нормальним (вихід "ні" блока 3 алгоритму), то відбувається аналізування стану резервного живлення (блок 6 алгоритму). Якщо стан резервного живлення є нормальним (вихід "так" блока 6 алгоритму), то формується і видається сигнал високого рівня на першому (лівому за кресленням) виході блоку 21 (блок 7 алгоритму), надалі - сигнал високого рівня на другому (правому за кресленням) виході блока 21 (блок 8 алгоритму) з подальшим переходом до витримки часу для безперервного циклу (блок 11 алгоритму) та повернення до блока 2 алгоритму після завершення витримки часу.

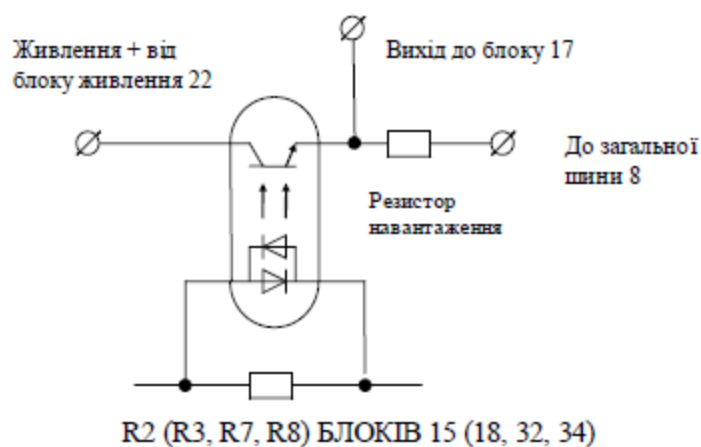
Якщо стан резервного живлення не є нормальним (вихід "ні" блока 6 алгоритму), то формується і видається сигнал високого рівня на першому (лівому за кресленням) виході блока 21 (блок 9 алгоритму), надалі - сигнал низького рівня на другому (правому за кресленням) виході блока 21 (блок 8 алгоритму) - відімкнуться виходи пристрою від обох джерел живлення - з подальшим переходом до витримки часу для безперервного циклу (блок 11 алгоритму) та повернення до блока 2 алгоритму після завершення витримки часу.

Алгоритм в цілому побудований таким чином, щоб уникнути утворення так званих наскрізних струмів. Блоки 17, 20, 21 можуть бути виконані як складові частини єдиного мікропроцесору. Блок живлення може бути виконаний за типовою схемою, яка містить трансформатори, випрямлячі, фільтри та стабілізатор (стабілізатори) напруги.

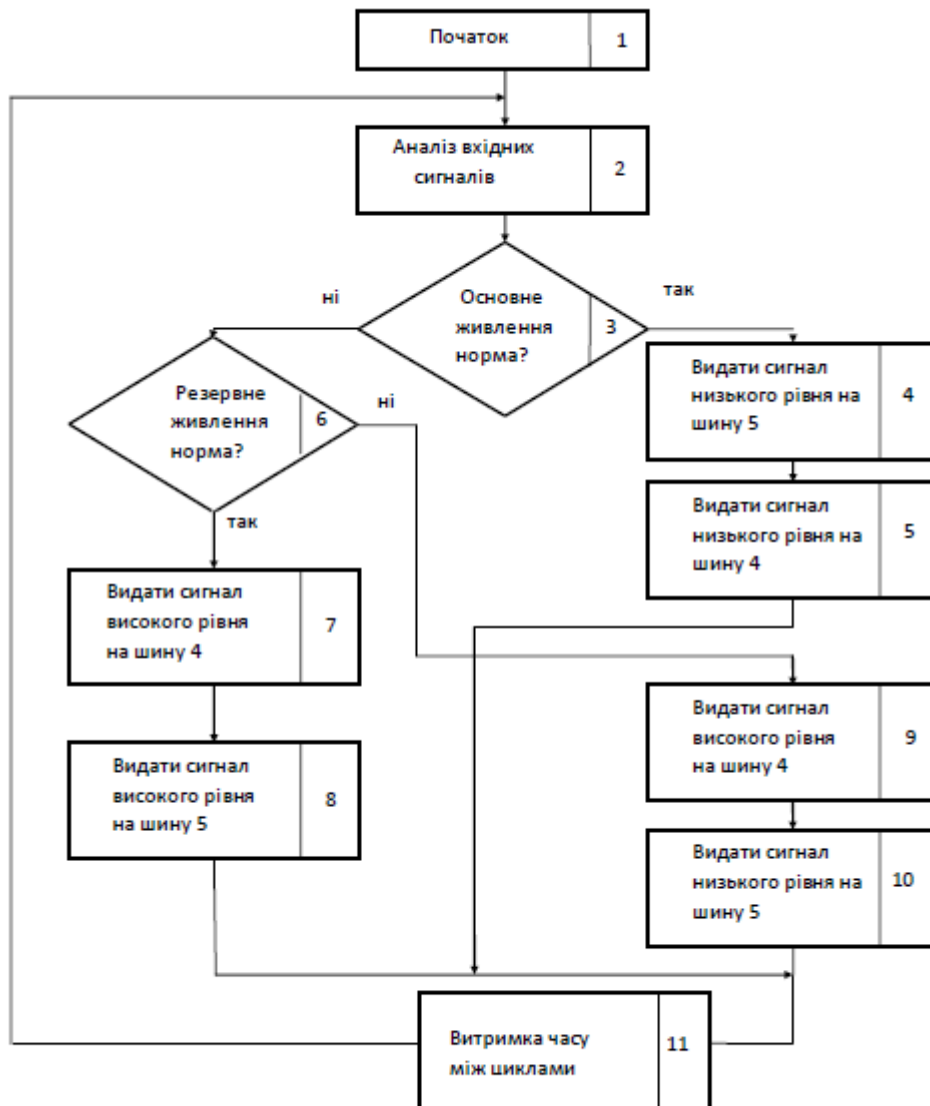
Винахід цілком відповідає функціям, що виконуються пристроєм вводу резервного живлення. При цьому найбільш точно відтворюється логіка та динаміка його роботи.



Фиг. 1



Фиг. 2



Фіг. 3